Національний технічний університет України

«Київський політехнічний інститут»

Факультет інформатики та обчислювальної техніки

Кафедра обчислювальної техніки

Лабораторна робота № 1. Проектування ICTR

з дисципліни «Комп’ютерна схемотехніка»

Виконав студент групи ІО-01 *Редько Олександр*

Номер залікової книжки **10310**

# Завдання

На PLMT с параметром построить m-разрядный счетчик команд (ICTR), реализующий микрооперации: R, WR, M, +1, +2, +3, ..., +k, где , , .

Оценить сложность полученной схемы и ее быстродействие. PLM  вносит задержку в 1 нс, T – 1 нс, PLMT – 2 нс.

# Визначення варіанту

 ‑ 8 входов







 ‑ разрядность ICTR.

# Виконання роботи

Код МО должен содержать не менее 4 бит . Кодирование представлено в таблице Таблица 3.1. Задача проектирования ICTR сводится к проектированию на основе PLMT RG, SM и CTR (рисунок 3.1).



Рисунок 3.1 – Структурная схема ICTR

## Проектирование RG

Обозначим состояние i-го разряда RG символом , где  означает состояние і-го разряда после завершения переходных процессов от воздействия входных сигналов. В соответствии с выполняемой операцией заполняем колонку таблицы Таблица 3.1.

Для построения RG используется D-триггер PLMT , для установки которого в состояние  необходимо в момент времени *t* подать на его вход сигнал , т.е. .В соответствии с этим правилом заполняем колонку функции  возбуждения триггера. Установить в 0 триггер PLMT можно двумя способами.  или . При  состояние может быть произвольным, так как асинхронный сброс в 0 осуществляется не зависимо от состояния входа .

Таблица 3.1

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| MO |  |  |  |  |  |  |  |
| M | 0 | 0 | 0 | 0 | S | S | 0 |
| +1 | 0 | 0 | 0 | 1 | S | S | 0 |
| +2 | 0 | 0 | 1 | 0 | S | S | 0 |
| +3 | 0 | 0 | 1 | 1 | S | S | 0 |
| +4 | 0 | 1 | 0 | 0 | S | S | 0 |
| +5 | 0 | 1 | 0 | 1 | S | S | 0 |
| +6 | 0 | 1 | 1 | 0 | S | S | 0 |
| +7 | 0 | 1 | 1 | 1 | S | S | 0 |
| +8 | 1 | 0 | 0 | 0 | S | S | 0 |
| R | 1 | 0 | 0 | 1 | 0 | x | 1 |
| WR | 1 | 0 | 1 | 0 | D | D | 0 |
| - | 1 | - | - | - | x | x | x |

По полученным таблицам функций составляем диаграммы Вейча (рисунок 3.2), из которых следует





Данные функции реализуем на PLMT (рисунок 3.3) для получения регистра. Потребуется 4 PLMT.

 

Рисунок 3.2



Рисунок 3.3 – Реализация *i*-го разряда RG

## Проектирование SM

Составляем табл. 3.2 соответствия входных Q и F и выходных S и q сигналов SM, где qi – перенос в i‑ый разряд SM. Из таблицы Таблица 3.2 после минимизации получаем:





Таблица 3.2

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |

Для реализации SM необходимо 2 PLMT на разряд (рисунок 3.4).

1

Qi

1

2

1

Fi

3

4

1

qi

5

6

&

1

3

&

1

5

&

3

5

1

qi+1

1

Qi

1

2

1

Fi

3

4

1

qi

5

6

&

2

4

5

&

1

4

6

&

2

3

6

&

1

3

5

1

Si

Рисунок 3.4 – Реализация результата суммы переноса *i*-го разряда

## Проектирование CTR

При проектировании CTR удобно представить как узел, состоящий из 3 базовых элементов – разрядных триггеров, цепей переноса и возбуждения триггеров.

Реализация цепей переноса:

С3 = С0(SM)

Сi = Qi-1 Ci-1

Для реализации функций управления триггерами преобразуем таблицу функций:

Таблица 3.3

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| MO |  |  |  |  |  | |  | |  | |
|  |  |  |  |  |  |
| M | 0 | 0 | 0 | 0 |  | x |  | 0 | x | x |
| +1 | 0 | 0 | 0 | 1 |  |  |  | 0 |  | 0 |
| +2 | 0 | 0 | 1 | 0 |  |  |  | 0 |  | 0 |
| +3 | 0 | 0 | 1 | 1 |  |  |  | 0 |  | 0 |
| +4 | 0 | 1 | 0 | 0 |  |  |  | 0 |  | 0 |
| +5 | 0 | 1 | 0 | 1 |  |  |  | 0 |  | 0 |
| +6 | 0 | 1 | 1 | 0 |  |  |  | 0 |  | 0 |
| +7 | 0 | 1 | 1 | 1 |  |  |  | 0 |  | 0 |
| +8 | 1 | 0 | 0 | 0 |  |  |  | 0 |  | 0 |
| R | 1 | 0 | 0 | 1 | 0 | 0 | x | 1 | x | 1 |
| WR | 1 | 0 | 1 | 0 | D | x | D | 0 | D | 0 |

По таблице Таблица 3.3 составляем диаграммы Вейча (рисунок 3.5), из которых получаем:





|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  |  | |  |  |  | *DT* |
|  |  |  |  | |  |  |  |  |
| C |  |  | x | x | x |  |  |  |
|  | x | x | x | D |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  | x |  |  |
|  |  |  | x | x | x |  |  |  |
|  |  | x | x | x | D |  |  |
|  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |
|  |  |  |  |  | |  |  |  |
|  |  |  |  |  | |  |  |  |

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  |  | |  |  |  | *R* |
|  |  |  |  | |  |  |  |  |
| C |  |  | x | x | 1 | 0 |  |  |
|  | x | x | x | 0 |  |  |
|  |  | 0 | 0 | 0 | 0 |  |
|  |  | 0 | 0 | 0 | x |  |  |
|  |  |  | x | x | 1 | 0 |  |  |
|  |  | x | x | x | 0 |  |  |
|  |  |  | 0 | 0 | 0 | 0 |  |
|  |  |  | 0 | 0 | 0 | 0 |  |  |
|  |  |  |  |  | |  |  |  |
|  |  |  |  |  | |  |  |  |

Рисунок 3.5

Схема, формующая сигналы DT и R показана на рисунке Рисунок 3.6.



Рисунок 3.6

## Построим обобщенные схемы



Рисунок 3.7 – Обобщенная схема RG на PLMT



Рисунок 3.8 – Обобщенная схема SM на PLMT



Рисунок 3.9 – Обобщенная схема CTR на PLMT

## Определение сложности и задержки на схеме

Сложность – сумма всех используемых PLMT-элементов.

S = S(RG) + S(SM) + S(CTR) = 4 + 8 + 11 = 23 (PLMT-ячеек).

Задержка на элементах:

T = 1 нс + 1 нс +11 нс = 14 нс.